

PATENT ABSTRACTS OF JAPAN

(11)Publication number : 09-140142
 (43)Date of publication of application : 27.05.1997

(51)Int.Cl.

H02M 7/217
 H02M 7/48
 H03K 5/08

(21)Application number : 07-292674

(71)Applicant : TOYO ELECTRIC MFG CO LTD

(22)Date of filing : 10.11.1995

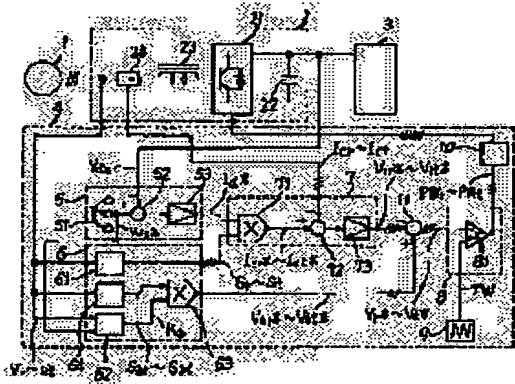
(72)Inventor : TANIZAKI TOSHIMASA

(54) CONTROL OF PWM CONVERTER

(57)Abstract:

PROBLEM TO BE SOLVED: To prevent unstable control and generation of waveform distortion and ripple by applying a sum of the waveform obtained by adding the part reduced by limiting the peak of the 3-phase sine wave to the other two phases and an output of a current control means to a PWM generating means.

SOLUTION: A reference bias waveform generating means 64, a bias modulation rate calculator 62 and a multiplier 63 are added to a reference waveform generating means 6 and moreover an adder 11 is also added. The multiplier 63 obtains a product of an output of the reference bias waveform generator 64 and an output of the bias modulation rate calculator 62 to output bias voltage commands V_{br*} to V_{bt*} . The PWM generator 8 is given, by the adder 11, the sum signal V_r* to V_t* of the bias voltage commands V_{br*} to V_{bt*} of each phase as the outputs of the multiplier 63 and the converter voltages V_{ir*} to V_{it*} of each phase as the output of the current controller 7 and then outputs the PWM signal depending on such output signals.



LEGAL STATUS

[Date of request for examination] 13.05.2002

[Date of sending the examiner's decision of rejection]

[Kind of final disposal of application other than the examiner's decision of rejection or application converted registration]

[Date of final disposal for application]

[Patent number] 3602229

[Date of registration] 01.10.2004

[Number of appeal against examiner's decision of rejection]

[Date of requesting appeal against examiner's decision of rejection]

[Date of extinction of right]

(19)日本特許庁 (J P)

(12) 公開特許公報 (A)

(11) 特許出願公開番号

特開平9-140142

(43)公開日 平成9年(1997)5月27日

(51)Int.Cl.⁶ 譲別記号 併内整理番号 F I 技術表示箇所
 H 0 2 M 7/217 8/26 -5H H 0 2 M 7/217
 7/48 9181 -5H 7/48 F
 H 0 3 K 5/08 H 0 3 K 5/08 S

審査請求 未請求 請求項の数3 O.L. (全 9 頁)

(21) 出願番号 特願平7-292674

(22) 出願日 平成7年(1995)11月10日

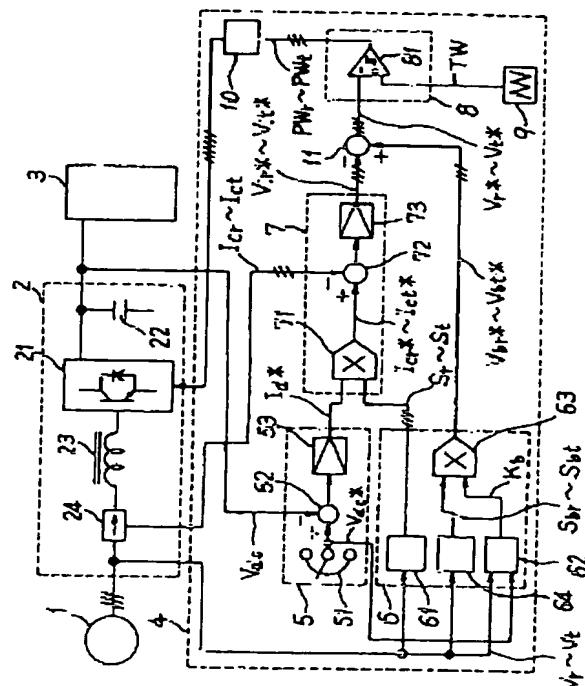
(71)出願人 000003115
東洋電機製造株式会社
東京都中央区八重洲2丁目7番2号
(72)発明者 谷崎 俊正
神奈川県横浜市東柏ヶ谷4丁目6番32号
東洋電機製造株式会社相模製作所内
(74)代理人 弁理士 杉村 晓秀 (外4名)

(54) 【発明の名称】 PWMコンパータ制御方法

(57)【要約】

【課題】 PWMコンバータの制御方法において、半導体素子の動作の安定を図るために、必ず、素子が導通、消弧できるように、PWMパルスを広く確保するとともに、低い変調度にて正弦波を得る。

【解決手段】 PWM発生部の出力信号をコンバータ部に与えることにより交流電源電流を前記電流指令信号に一致させる制御を行うコンバータの制御方法において、バイアス波形を有し、該バイアス波形は三相交流電源電圧に同期した三相正弦波の頭部をリミットするとともに、該リミット動作により減少した分を他の2相に加減算して得た波形とし、該波形と前記電流制御部の出力との和をPWM発生部に加えるようにしたことを特徴とする。



【特許請求の範囲】

【請求項1】 三相交流電源電圧と直流電圧とを相互に変換するコンバータ部と、交流電源電流を指令する電流指令信号と、該電流指令信号と交流電源電流との誤差を演算増幅する電流制御部、及び該電流制御部の出力が加えられ該出力に応じたPWM波形を発生するPWM発生部を有し、該PWM発生部の出力信号をコンバータ部に与えることにより交流電源電流を前記電流指令信号に一致させる制御を行うコンバータの制御方法において、バイアス波形を有し、該バイアス波形は三相交流電源電圧に同期した三相正弦波の頭部をリミットするとともに、該リミット動作により減少した分を他の2相に加減算して得た波形とし、該波形と前記電流制御部の出力との和をPWM発生部に加えるようにしたことを特徴とするPWMコンバータ制御方法。

【請求項2】 請求項1記載のPWMコンバータ制御方法において、請求項1におけるバイアス波形の代わりに、三相交流電源電圧に同期した三相正弦波の頭部をリミットするとともに、該リミット動作により減少した分を他の2相に加減算して得た波形に対して、交流電源電圧と直流電圧との双方またはいずれか一方に応じた計数を掛けた波形をバイアス波形とするPWMコンバータ制御方法。

【請求項3】 請求項1又は2記載のPWMコンバータ制御方法において、三相正弦波の頭部のリミット値を1未満であって且つ正弦波の電気角60度の値である0.866以上に設定したPWMコンバータ制御方法。

【発明の詳細な説明】

【0001】

【発明の属する技術分野】本発明は三相交流と直流との間の電力変換を行う、PWMコンバータの制御方法、特に変調方法に関するものである。

【0002】

【従来の技術】電動機駆動装置、あるいは、無停電電源装置等の電力変換装置の順変換部としてコンバータが用いられている。特に、効率、力率、雑音発生防止の点から、正弦波コンバータが用いられており、図3に従来の正弦波コンバータを示す。

【0003】図3中、1は交流電源、2はコンバータ主回路を示し、コンバータ主回路2は電力用半導体素子から成るコンバータ回路21と、直流平滑コンデンサ22、交流リアクトル23、及び電流検出器24から成っている。3はコンバータ装置の負荷であり、例えば、電動機駆動用のインバータ装置や無停電電源装置のインバータ回路である。4は制御部を示す。

【0004】制御部4は、直流電圧制御部5と、基準波形発生部6と、電流制御部7と、PWM発生部8と、搬送波発生部9、及びゲート増幅部10から構成される。3相コンバータ装置では、基準波形発生部6は各相用の3つの信号を発生するとともに、電流制御部7とPWM

発生部8とは3相各相毎に設けられる。

【0005】各部の動作を説明する。直流電圧制御部5は、加算器52と演算増幅器53により、直流電圧設定器51の出力である直流電圧指令Vdc*とコンバータの出力である直流電圧Vdcとの誤差を演算増幅し、コンバータ直流電流指令値Id*を出力する。

【0006】基準波形発生部6は、基準正弦波発生器61から成る。基準正弦波発生器61は、交流電源1の3つの各相電圧Vr、Vs、Vtと位相が一致し、波高値が1の基準正弦波信号Sr、Ss、Stを出力し、該信号は各相の電流制御部7に与えられる。

【0007】電流制御部7は、掛け算器71と、加算器72、及び演算増幅器73から成っている。掛け算器71は、直流電圧制御部5の出力であるコンバータ直流電流指令値Id*と、基準正弦波発生器61の出力である基準正弦波信号Sr、Ss、Stとを乗算し、コンバータ交流電流指令Icr*、Ics*、Ict*を出力する。該コンバータ交流電流指令は、位相が交流電源電圧Vr、Vs、Vtと一致し、振幅がコンバータ直流電流指令値Id*に比例した波形となる。

【0008】加算器72と演算増幅器73とは、コンバータ交流電流指令Icr*、Ics*、Ict*と、電流検出器24で検出されたコンバータの交流電源電流Icr、Ics、Ictとの誤差を演算増幅し、コンバータ電圧指令Vir*、Vis*、Vit*を出力する。

【0009】PWM発生部8は、比較器81から成る。比較器81は、コンバータ電圧指令Vir*、Vis*、Vit*と、搬送波発生部9からの三角波TWとを比較し、各相毎のPWM波形PWr、Pws、Pwtを出力する。該PWM波形は、ゲート増幅部10を介して各半導体素子に送られる。この時、ゲート増幅部10では、一つの相のP側の素子とN側の素子との切り替わり時に、両方の素子がともに消孤している期間、いわゆるデッドタイムが設けられる。

【0010】図4はゲート増幅部10の例を一相分について示す。図4中、101は反転器であり、102、103はCK端子に入力されるクロック信号の立ち上がり時点から一定期間Q端子にワンショットパルス“H”信号を出力するモノマルチバイブレータである。104はNORゲート、105、106はANDゲートであって、107、108はゲート増幅器を示している。

【0011】PWM発生部8からのPWM波形PWr、Pws、Pwtはモノマルチバイブレータ102のCK端子に与えられ、モノマルチバイブレータ102はPWM波形の立ち上がりエッジでワンショットパルスを発生する。同様に、PWM波形は反転器101を介してモノマルチバイブレータ103に与えられ、モノマルチバイブレータ103はPWM波形の立ち下がりエッジでワンショットパルスを発生する。

【0012】NORゲート104は前記の2個のワンシ

ショットパルスのNOR論理を探る。従って、NORゲート104の出力は、PWM波形の立ち上がりと立ち下がりとの両エッジで“L”のワンショットパルスを発生する。該ワンショットパルスとPWM波形とのAND論理をとることによって、P側素子のゲート波形が得られる。同様に、該ワンショットパルスとPWM波形の反転波形とのAND論理をとることにより、N側素子のゲート波形が得られる。

【0013】これら2つのゲート波形の変化時には、NORゲート104の出力により、必ず両方が“L”的期間、すなわちデッドタイムが確保される。これら2つのゲート波形は、ゲート増幅器107, 108を介してP側、N側の各素子をドライブする。以上の構成により、交流電源1の電圧位相と一致させるようにコンバータ回路21の交流電流を制御しながら、直流電圧を一定に制御することができる。

【0014】図5は図3の回路の動作波形を示している。図5中、a)の実線は搬送波発生部9の出力TWを示すもので、破線はPWM発生部に与えられるコンバータ電圧指令Vir*, Vis*, Vit*を示しており、b), c), d)及びe)は、R相の各部の波形を示している。すなわちb)はPWM発生部の出力PWrを示し、c)はゲート増幅部10内のNORゲート104の出力を示す。d)及びe)はゲート増幅部のR相の出力を示し、d)はP側の素子、e)はN側の素子に与えられるゲート信号を示している。図中のTdはゲート増幅部10において作られるデッドタイムを示す。

【0015】図6は図5の拡大図であって、コンバータ電圧指令の1相分のみについて、各種の変調度の代表的な時点を表したものであり、a), b), c), d), e)ともに図5と同じものを示している。図6のTaの期間は、コンバータ電圧指令Vir*が三角波TWのピークよりも小さい、すなわち変調度が1以下の場合を示している。a)において実線で示された三角波TWとコンバータ電圧指令Vir*とを比較した結果、b)に示したようにPWM波形PWrのパルス幅T1がデッドタイムTdよりも充分長い場合には、P側素子、N側素子とも、充分な導通期間、あるいは消弧期間を有し、確実な導通、あるいは消弧ができる。

【0016】しかし、パルス幅T1が短くなりデッドタイムTdに近づいた場合には、N側の素子の導通期間T1が短くなり、ゲート増幅部の遅れや、素子のターンオン時間、負荷状態の違いにより、素子が導通したり導通できなかったりする。すなわち、N側の素子の導通期間T1にパルスが出たり出なかったりする。このような動作の不確定な要素が安定な制御を阻害する。

【0017】図6に示したTcの期間は、コンバータ電圧指令Vir*が三角波TWのピークよりも大きい、すなわち変調度が1を超えている場合を示している。この場合には、比較器の出力は変化せず、PWM波形も変化せ

ず、素子の導通、消弧の変化は起こらない。

【0018】図6に示したTbの期間のように、コンバータ電圧指令Vir*が三角波TWのピーク値に近い時点では、PWM波形PWrのパルス幅T2はTaの期間におけるパルス幅T1よりも短くなる。パルス幅T2がデッドタイムTdよりも短くなると、図4中の2つのモノマルチバイブレータ102と103との出力がラップし、N側の素子は消弧し続け、P側の素子はT2+Tdの期間消弧する。

【0019】更にパルス幅T1が短くなり、PWM波形にT2のパルスが無くなると、図4中の2つのモノマルチバイブレータ102と103へのトリガが無くなつて、NORゲート104の出力は“H”的まになり、P側の素子も導通し続ける。すなわち、PWM波形のパルスが消滅する直前と消滅後とで、P側の素子の消弧期間がTdから零に急変する。このようにゲート信号が不連続に変わることは、電流、電圧の制御が不連続になり、安定した制御を阻害する。

【0020】

【発明が解決しようとする課題】以上のように、変調率が1を超えるような、あるいは、1付近のPWM変調では、変調度が1付近でゲートのパルス幅が不連続に変化したり、発生が不規則になり、電流、電圧制御が不連続になり、安定した制御を阻害したり、リップルを発生する。また、変調度が1を超えることにより、制御利得が変化し、電源電流に波形歪を発生させる。

【0021】本発明においては、制御の不安定や、波形歪、リップルの発生を防ぐことを目的とし、より低い変調度にて所望の制御特性を得ることができ、変調度が1あるいは過変調になりにくい方法を提供する。

【0022】

【課題を解決するための手段】本発明によるPWMコンバータ制御方法は、三相交流電源電圧と直流電圧とを相互に変換するコンバータ部と、交流電源電流を指令する電流指令信号と、該電流指令信号と交流電源電流との誤差を演算増幅する電流制御部、及び該電流制御部の出力が加えられ該出力に応じたPWM波形を発生するPWM発生部を有し、該PWM発生部の出力信号をコンバータ部に与えることにより交流電源電流を前記電流指令信号に一致させる制御を行うコンバータの制御方法において、バイアス波形を有し、該バイアス波形は三相交流電源電圧に同期した三相正弦波の頭部をリミットとともに、該リミット動作により減少した分を他の2相に加減算して得た波形とし、該波形と前記電流制御部の出力との和をPWM発生部に加えるようにしたことを特徴とする。

【0023】すなわち、本発明によるPWMコンバータ制御方法においては、基準波形発生部に基準バイアス発生器を設けて、基準正弦波発生器と同様に位相が電源電圧と一致した基準バイアス波形を出力する。またその波

形は、基準正弦波発生器の出力である基準正弦波信号 S_r, S_s, S_t のうちの最大である相の波形をピーク値の 0.866 倍 ($= \sin 60^\circ$) に制限するとともに、最大である相の波形が 0.866 を超えた分を他の 2 相の正弦波形から加減した波形とする。

【0024】更に、基準波形発生部に、バイアス変調率算出器と掛け算器とを追加する。ここで、バイアス変調率算出器は、電源電圧と目標とする直流電圧との比に比例したバイアス変調率を出力する。前記基準バイアス波形発生器の出力にバイアス変調率を掛けたものをバイアス電圧指令とし、該バイアス電圧指令と電流制御部の出力との和に応じた PWM 波形を PWM 発生部にて出力する。

【0025】

【作用】前記の手段により、3 相各相の基準バイアス波形の振幅を正弦波の 0.866 倍 ($= \sin 60^\circ$) に制限することにより、従来の電流制御部の出力に現れていたコンバータ電圧指令に比べて、バイアス電圧指令の最大値は約 13% 小さく抑えられ、広い範囲の直流電圧、電源電圧に対して過変調にならないで制御ができる。従って、PWM 波形 PW_r, PW_s, PW_t には必ずパルスが現れ、ゲート増幅部 10 内のモノマルチバイブレータの動作に基づくゲートパルスの不連続な動作は生じない。

【0026】また、3 相のバイアス電圧指令の波形は頭部が平らな波形であるため、電源電圧の中性点からみた各相の電圧は頂部が平らな波形となり、正弦波とはならないが、3 相のバイアス電圧指令の相互の差の波形は従来の電流制御部の出力と同等の正弦波となっているため、線間電圧としては正弦波となっており、波形の歪率を損なうこともない。

【0027】なお、前記の制限値は必ずしも 0.866 倍である必要はなく、1 未満であって 0.866 以上であればそれなりの効果はある。何となれば、この制限値を小さくするほど変調率の最大値が小さくなるため、より広い範囲の直流電圧や電源電圧に対して過変調とならずに制御できる。

【0028】その制限値を 0.866 ($= \sin 60^\circ$) 以下にすると、三つの基準バイアス波形のうちの二つの基準バイアス波形が同時に制限される帰還が生じる。二つの基準バイアス波形が制限されて一定値になってしまふと、その期間中は当該線間電圧は一定になってしまふ。すなわち歪を発生する。他の一相基準バイアス波形を修正するだけでは三相の電流を制御できない。かようにして、最も効果の大きい制限値は 0.866 となる。

【0029】さらには、電源電圧と位相の一致したバイアス電圧指令により、PWM 波形を発生しコンバータを運転すれば、電流制御部の出力が零であっても直流電圧は電源電圧に比例した電圧値に安定する。したがって、

バイアス電圧指令を電源電圧と目標とする直流電圧との比に応じて変化させれば、電流制御部の出力が零であってもほぼ直流電圧を一定値に保つことができる。このことは、バイアス電圧指令があれば、さらにはバイアス電圧指令を電源電圧と目標とする直流電圧との比に応じて変化させれば、電流制御部のゲインは小さくてもよいことを意味する。

【0030】

【発明の実施の態様】図 1 に本発明の一実施例による正弦波コンバータ装置の構造を示しており、従来例を示す図 3 と同一の符号は同一の部分を示している。本発明では、基準波形発生部 6 に基準バイアス波形発生器 64 と、バイアス変調率算出器 62、および掛け算器 63 が追加されており、また、加算器 11 が追加されている。掛け算器 63 は、基準バイアス波形発生器 64 の出力とバイアス変調率算出器 62 の出力との積をとり、バイアス電圧指令 $V_{br*}, V_{bs*}, V_{bt*}$ を出力する。PWM 発生部 8 には、加算器 11 によって、掛け算器 63 の出力である各相のバイアス電圧指令 $V_{br*}, V_{bs*}, V_{bt*}$ と、電流制御部 7 の出力である各相のコンバータ電圧指令 $V_{ir*}, V_{is*}, V_{it*}$ とのそれぞれの和信号 V_r*, V_s*, V_t* が与えられて、該信号に応じて PWM 波形を出力する。

【0031】図 2 は基準正弦波 S_r, S_s, S_t と、基準バイアス発生器 64 の出力 S_{br}, S_{bs}, S_{bt} の波形を示す。

【0032】まず、期間 T_e について説明する。 S_r, S_s, S_t は波高値 1 の正弦波である。期間 T_e では R 相の波形 S_r の瞬時値は S 相および T 相の波形 S_s, S_t の瞬時値と比べて最も大きい値となっている。R 相の波形 S_r が最も大きい絶対値を有する 60 度の期間 T_e は、R 相の基準バイアス波形 S_{br} は 0.866 一定とする。これは $\sin 60^\circ$ の値である。また、この期間中は、基準バイアス波形 S_{br} が基準正弦波 S_r より低下した分だけ、S 相および T 相の基準バイアス波形 S_{bs}, S_{bt} も減少（絶対値としては増加）させる。

【0033】他の 60 度の期間においても、その期間中に絶対値が最大の基準正弦波の相の基準バイアス波形を 0.866 に固定するとともに、該相の基準バイアス波形と基準正弦波との差を他の 2 相の基準正弦波から加減算したものを基準バイアス波形とする。以上のような基準バイアス波形は、電子回路によるリミッタ回路や加減算回路によっても実現できるが、マイクロコンピュータを使用した制御回路では、メモリテーブルを設けることにより簡単に実現できる。

【0034】バイアス変調率算出器 62 は、交流電源電圧 V_r, V_s, V_t の大きさ、例えば実効値 V_{rms} と直流電圧設定器 51 の出力である直流電圧指令 V_{dc*} から、直流電圧が直流電圧指令とほぼ同じ値で交流電源電圧と直流電圧が平衡するようなバイアス変調率 K_b を算

出する。具体的には、 K_b は V_{rms} / V_{dc} に比例した値となる。

【0035】掛け算器63は、基準バイアス波形発生器64の出力 S_{br} , S_{bs} , S_{bt} とバイアス変調率 K_b を乗算し、バイアス電圧指令 V_{br*} , V_{bs*} , V_{bt*} を出力する。該バイアス電圧指令は基準バイアス波形 S_{br} , S_{bs} , S_{bt} と同じ形状をし、基準正弦波発生器61の出力 S_r , S_s , S_t と同じ位相で、且つ波高値がバイアス変調率 K_b の0.866倍の波形である。

【0036】PWM発生部8は、加算器11により演算される、バイアス電圧指令 V_{br*} , V_{bs*} , V_{bt*} と、電流制御部7の出力のコンバータ電圧指令 V_{ir*} , V_{is*} , V_{it*} との和に応じたPWM波形を出力する。

【0037】以上の構成では、バイアス電圧指令 V_{br*} , V_{bs*} , V_{bt*} が、直流電圧から電源電圧に応じた交流電圧を出力する変調率を持つため、電流制御部7の出力のコンバータ電圧指令 V_{ir*} , V_{is*} , V_{it*} は、制御すべき電源電流の交流リクトル、電源インピーダンスによる電圧降下分のみを制御すればよく、電流制御部の出力の振幅はバイアス電圧指令に対してはごく小さくなり、変調度はほぼバイアス電圧指令で決まる。

【0038】また、基準バイアス波形及びバイアス電圧指令は、波高値が従来の電流制御部の出力よりも13%低い状態でも、3相の基準バイアス波形及びバイアス電圧指令の相互の差は100%の波高値の正弦波となっているため、線間電圧には従来通りの電圧が出力される。すなわち、従来よりも13%低い変調度にて従来通りの線間電圧を出力することができ、しかも、線間電圧波形は正弦波に保たれる。

【0039】以上の説明では、制御部4は、直流電圧制御部5と、電流制御部7と、電流検出器24とによりコンバータ交流電流を制御するループを構成している場合で、しかも、交流電源電流を正弦波とする正弦波コンバータの場合を示したが、本発明は電流制御ループを内部に持ち、交流電源電流を電流指令に一致させるように制御するように構成した制御回路に対して適用でき、電流指令の形状や発生手段にかかわらず適用できる。

【0040】アクティブフィルタの制御回路に適用した例を図7に示す。図7中の図1と同一の符号は同一の部分を示している。図7では、電源1には歪電流を発生する負荷3aがつながれている。アクティブフィルタ2aは負荷3aが発生する歪電流波形から歪電流成分を検出し、該歪電流成分を発生して負荷に供給することにより、電源には歪の無い正弦波電流のみが流れるようにするものである。

【0041】図7では、負荷3aの電流を検出する電流検出器31が設けられ、制御部4には、高調波検出器65と加算器74とが設けられている。高調波検出器65は、電流検出器31で検出された負荷3aへの負荷電流 I_{hr} , I_{ls} , I_{lt} から高調波電流のみを検出して、高調

波補正指令 I_{hr*} , I_{ls*} , I_{lt*} を発生する。該高調波補正指令は、掛け算器71の出力と加減算されて、コンバータ交流電流指令 I_{cr*} , I_{cs*} , I_{ct*} となる。従って、コンバータの電源電流はアクティブフィルタ内のコンデンサ22の電圧を一定にするための電流に加えて、負荷3aに流れる高調波電流を重畠させた電流に制御される。

【0042】前記の高調波電流が負荷3aへの高調波電流を供給するために、電源1には高調波が流れない。以上のように、図7の回路においても、基準バイアス波形発生器64と、バイアス変調率算出器62と、掛け算器63とによって得られるバイアス電圧指令 V_{br*} , V_{bs*} , V_{bt*} の機能は有効に動作し、前記図1のコンバータの例と同様な効果を発揮する。

【0043】

【発明の効果】以上に詳細に説明したように、本発明によるPWMコンバータ制御方法によれば、従来よりも低い変調率にて所望の制御をすることができるので、変調率が1から離れて、変調率1付近で発生するゲート信号や素子の不連続な動作や、不安定な動作に基づく制御の不安定や波形歪を無くし、所望の制御を実現することができる。

【0044】以上の説明では、制御部は、直流電圧制御部5と、電流制御部7と、電流検出部24とによりコンバータ交流電流を制御するループを構成している場合で、しかも、交流電源電流を正弦波とする正弦波コンバータの場合を示したが、本発明は電流制御ループを内部に持ち、交流電源電流を正弦波とする場合に限らず、任意の形状の電流に制御する場合にも適用できる。

【0045】また、基準バイアス波形の波高値を0.866 (= $\sin 60^\circ$) に制限する場合について説明したが、該波高値は適用に応じて、1未満で0.866以上の任意の値に設定しても効果が得られる。また、バイアス変調率算出器によるバイアス変調率の算出の仕方も、適用によっては直流電圧や直流電圧指令のみや交流電源電圧のみから求めることもできる。

【図面の簡単な説明】

【図1】本発明のPWMコンバータ制御方法の一実施例における、正弦波コンバータ装置の構成を示すブロック図である。

【図2】本発明のPWMコンバータ制御方法の一実施例における、基準バイアス波形を示すグラフである。

【図3】従来の正弦波コンバータ装置の構成の一例を示すブロック図である。

【図4】正弦波コンバータ装置に使用されるゲート増幅部の構成例を示すブロック図である。

【図5】従来の正弦波コンバータ装置の動作波形を示すグラフである。

【図6】動作波形を詳細に説明するために図5を拡大して示した動作波形を示すグラフである。

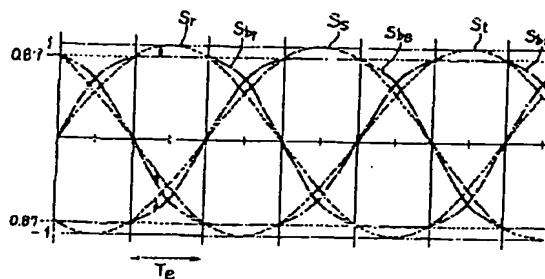
【図7】本発明のPWMコンバータ制御方法の他の実施例によるアクティブフィルタの構成を示すブロック図である。

【符号の説明】

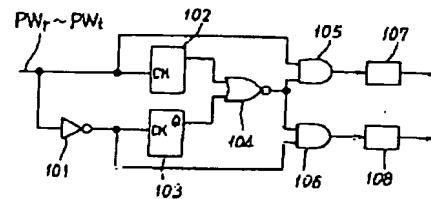
- 1 交流電源
- 2 コンバータ主回路
- 2 a アクティブフィルタ
- 3 コンバータ装置の負荷
- 3 a 負荷
- 4 制御部
- 5 直流電圧制御部
- 6 基準波形発生部
- 7 電流制御部
- 8 PWM発生部
- 9 搬送波発生部
- 10 ゲート増幅部
- 11 加算器
- 21 コンバータ回路
- 22 直流平滑コンデンサ
- 23 交流リアクトル
- 24 電流検出器
- 31 電流検出器
- 51 直流電圧設定器
- 52 加算器
- 53 演算増幅器
- 61 基準正弦波発生器
- 62 バイアス変調率算出器
- 63 掛け算器
- 64 基準バイアス波形発生器
- 65 高調波検出器
- 71 掛け算器

- 72 加算器
- 73 演算増幅器
- 74 加算器
- 81 比較器
- 101 反転器
- 102, 103 モノマルチバイブレータ
- 104 NORゲート
- 105, 106 ANDゲート
- 107, 108 ゲート増幅器
- I_{cr}, I_{cs}, I_{ct} コンバータの交流電源電流
- $I_{cr*}, I_{cs*}, I_{ct*}$ コンバータ交流電流指令
- I_{d*} コンバータ直流電流指令値
- $I_{hr*}, I_{hs*}, I_{ht*}$ 高調波補正指令
- I_{lr}, I_{ls}, I_{lt} 負荷電流
- K_b バイアス変調率
- P_{Wr}, P_{Ws}, P_{Wt} 各相毎のPWM波形
- S_{br}, S_{bs}, S_{bt} 基準バイアス発生器の出力
- S_r, S_s, S_t 基準正弦波信号
- T_1, T_2 パルス幅
- T_{11} N側の素子の導通期間
- T_a, T_b, T_c 期間
- T_d デッドタイム
- T_e 期間
- T_W 三角波
- $V_{br*}, V_{bs*}, V_{bt*}$ バイアス電圧指令
- V_{dc} 直流電圧
- V_{dc*} 直流電圧指令
- $V_{ir*}, V_{is*}, V_{it*}$ コンバータ電圧指令
- V_r, V_s, V_t 各相の交流電源電圧
- V_{r*}, V_{s*}, V_{t*} バイアス電圧指令と電流制御部の出力との和信号

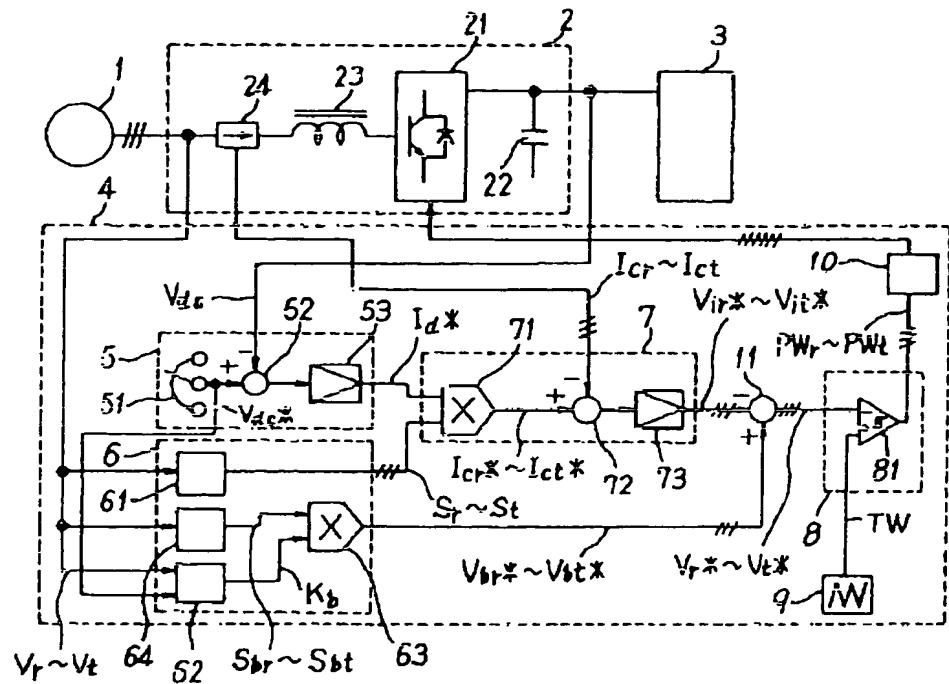
【図2】



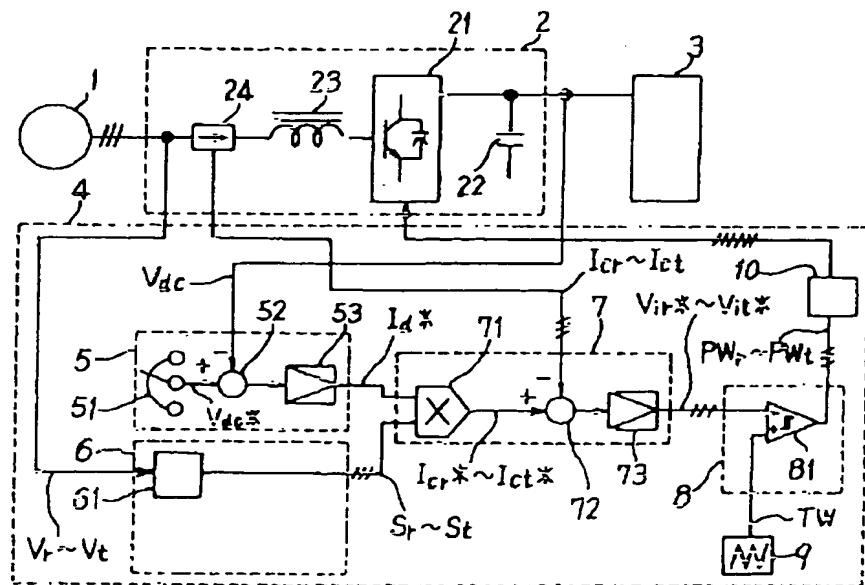
【図4】



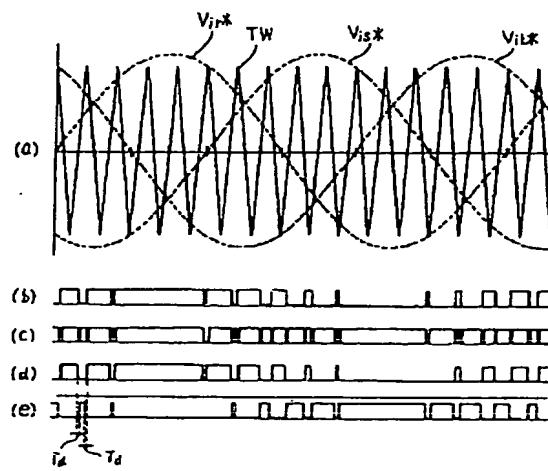
【図1】



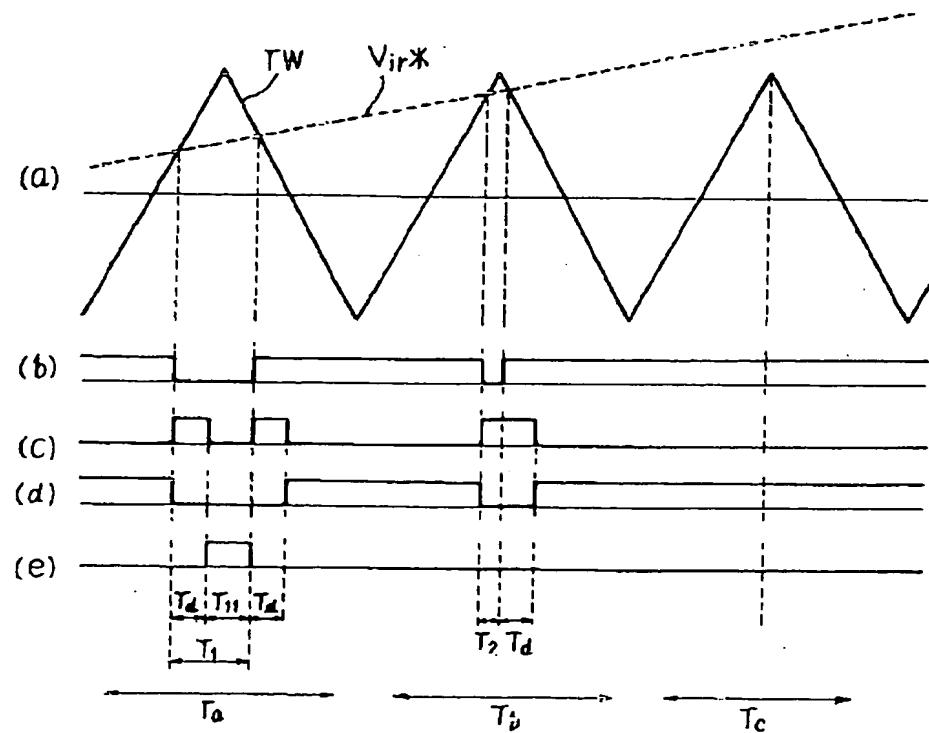
【図3】



【図5】



【図6】



[図7]

